

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 58093321 A

(43) Date of publication of application: 03 . 06 . 83

(51) Int. Cl

H01L 21/205

H01L 31/04

(21) Application number: 56192292

(71) Applicant: SEMICONDUCTOR ENERGY LAB CO LTD

(22) Date of filing: 30 . 11 . 81

(72) Inventor: YAMAZAKI SHUNPEI

(54) MANUFACTURING APPARATUS FOR SEMICONDUCTOR DEVICE

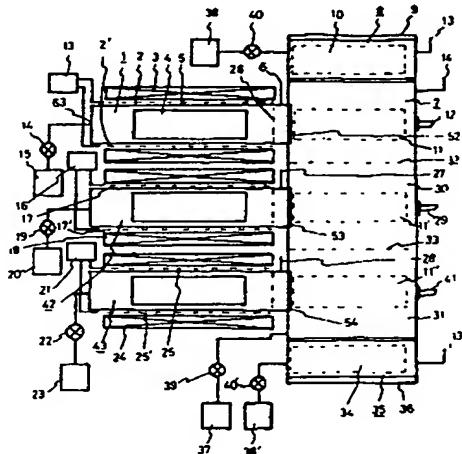
port 31, before being taken out by opening a gate valve 36.

(57) Abstract:

COPYRIGHT: (C)1983,JPO&Japio

PURPOSE: To prevent the introduction of oxygen and moisture in a reaction furnace and to improve productivity and reproducibility thereof by a method wherein a chamber equipped with a mechanism for holding or moving a substrate and a substrate holder is coupled with a reaction tube.

CONSTITUTION: A substrate and its holder 4 are placed under vacuum in a preliminary chamber 8 by a pump 38 and a valve 40 and, when the substrate and the holder are put in such a vacuous state that it is almost equivalent to the vacuum under which a chamber 1 of a reaction furnace 5 equipped with electrodes 2, 2', 17, 17', 25, 25' for plasma discharge and resistor heaters 3, 18, 24, and a first chamber 7 provided with a mechanism for moving the holder 4 into and out the reaction furnace are placed, the substrate and the holder are moved into the chamber 1 of the reaction furnace from a holder 11 by opening a valve 52. After the reaction, the holder 4 is moved to the holder 11 and then to a second chamber 30 by opening a shutter 32. After the substrate is made to react in the same manner, the holder 11 is moved to a holder 34 through a second preliminary chamber 35 under vacuum and placed under the atmospheric pressure by means of a



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭58—93321

⑫ Int. Cl.³
H 01 L 21/205
31/04

識別記号

厅内整理番号
7739—5F
7021—5F

⑬ 公開 昭和58年(1983)6月3日

発明の数 1
審査請求 有

(全 8 頁)

⑭ 半導体装置製造装置

⑮ 特 願 昭56—192292

⑯ 出 願 昭56(1981)11月30日

⑰ 発明者 山崎舜平
東京都世田谷区北烏山7丁目21

番21号株式会社半導体エネルギー研究所内

⑲ 出 願人 株式会社半導体エネルギー研究所

東京都世田谷区北烏山7丁目21番21号

明細書

1. 発明の名称

半導体装置製造装置

2. 特許請求の範囲

1. 筒状を有するプラズマ気相用反応炉と該反応炉の外側の加熱装置と該加熱装置の内側または前記反応炉の筒方向に配されたプラズマ放電用の一対の放電エネルギー供給用電極と該電極に放電エネルギーを供給する電源とを具備する第1の反応系と、前記反応炉の一方に連結された減圧下にて基板および基板ホルダーを保持または移動する機構を有する第1の室を有し、前記第1の室に連結した前記第1の室と同様の第2の室と該第2の室に連続した前記第1の反応系と同様の第2の反応系を具備することを特徴とする半導体装置製造装置。

2. 特許請求の範囲第1項において、第1の室を介して第1の反応系に導入された基板

上の被形成面上にP型半導体層を設け、第1の室および第2の室を介して前記基板を第2の反応系に導入し、被形成面上に真性または実質的に真性の導電型の半導体層を設け、さらに第2の室および第2の室に連結された第2の室と同様の機構を有する第3の室を介して、前記第2の室と同様の機構を有する第3の反応系に前記基板を導入し、被形成面上にN型の導電型を有する半導体層を設けることを特徴とした半導体装置製造装置。

3. 発明の詳細な説明

本発明はグローまたはアーク放電を利用したプラズマ気相法 (PCVD と以下いう) により、安定して再現性のよい半導体装置を多量に作製するための製造装置に関する。

本発明はPCVD装置に対し、反応系に関してはプラズマ気相法における反応性ガスが導入される反応筒内には電極その他のジグを設げず、

被形成面を有する基板とその基板ホルダ（例えば石英製のポート）のみを導入し、反応性気体がラミナフロー（層流）とせしめることにより被膜を均一とし、さらに膜厚もバッチ内、バッチ間でバラツキの少ない半導体膜を形成させるための製造装置に関する。

一般にPCVD装置において、特に反応力の強い硅素を主成分とする反応性気体であるシランまたは硅素のハロゲン化物気体を用いる場合、反応筒例えは石英ガラス管の内壁およびホルダに吸着した酸素（窒素）および水分が硅化物気体と反応して、酸化硅素（低級酸化硅素）を作り、半導体としての導電性を悪くしていた。

本発明はかかる酸素、水分の反応炉への導入を防止するため、この反応筒に連結して基板および基板ホルダを保持または移動する機構を有する室を設け、その生産性特性の再現性の向上に務めた製造装置に関する。

さらに本発明はプラズマ放電電界が基板表面に平行に（そつて）印加されるように電極を具

備せしめ、活性の反応性生成物が被形成表面に垂直方向に衝突して形成された半導体膜の特性を劣化させてしまうことを防いでいることを他の目的としている。この被形成面上へのスペッタ（損傷）の防止は、例えば被形成面上にP型半導体層を設け、その上面にI型（真性または実質的に真性）の半導体層を作製しようとする時、P型を構成する不純物が $10^{-1} \sim 10^{-2}$ cm²の濃度にI層に混入してしまい、PI接合を劣化させてしまう。本発明はかかる欠点を防ぐために示されたものである。

さらに本発明は前記した反応系よりなる第1の反応系と、これに連結して第1の室を設け、この第1の室に連結して第2の室を設け、さらにこの第2の室に連結した第1の反応系と同様の第2の反応系を設けた製造装置に関する。かかる製造装置においては、まず第1の室にて真空引され、酸素、水分が除去された雰囲気にて第1の反応炉に基板およびホルダが移動機構に

より挿入され、この反応炉にて一導電型例えはP型の導電型を有する半導体が形成された。さらにこの半導体が形成された基板を再び第1の室に引出し、さらにこれに連結した第2の室を同様に酸素、水分の全くない真空中にて移動される。さらにこの第2の室より第2の反応炉に基板およびホルダーに導入させ、第1の室とは異なる導電型または異なる添加物またはその異なる濃度（不純物または添加物）にて第2の半導体層を第1の半導体層上に形成させることができる。

この際、第1の反応炉の内壁に付着した不純物が全く第2の半導体層を形成させる際付着することがないため、きわめて精度高く、導電率導電性またはEg（エネルギー-band巾）等を制御することができるようになつむ。

さらに本発明はさらにとの独立した反応炉を三系統設け、これらを共通した室すなわち第1第2および第3の室で互いに連結した製造装置

において、特に第1の反応炉にてP型半導体層を、第2の反応炉にてI型半導体層を、さらに第3の反応炉にてN型半導体層を形成して、PIN型のダイオード特に光電変換装置を作製せんとする時、特に有効である。

本発明は積層するその層の数により共通した室を介して反応炉をその積層する膜の順序に従つて設けることにより、その段数を2段または3段のみではなく、4~10段にすることができる。かくしてPIN、PINPIN、PINIPIN、NIPIN、PINIP、...等の接合構造に作ることができます。またこの半導体層の作製の際、IV族の元素例えは硅素に炭素またはグルマニユームを添加し、その添加量を制御することにより、添加量に比例、対応した光学的エネルギー-band巾(Eg)を有せしめることができる。例えはPIN接合をEg_P, E_{g1}, E_{g2} ($E_{gp} > E_{g1} \leq E_{g2}$)としたW-N-W(広いEg-せまいEg-広いEg)として設けることを可能とした。またさらにこのPIN接合を2つ積層して

設けた PINPIN 構造において、 Eg_{P_1} , Eg_{I_1} , Eg_{N_1} , Eg_{P_2} , Eg_{I_2} , Eg_{N_2} ($Eg_{P_1} > Eg_{I_1} \geq Eg_{I_2} \geq Eg_{P_2} \geq Eg_{N_2} \geq Eg_{N_1}$) として設け、 Eg_{P_1} (2.0~2.4 eV), Eg_{N_1} (1.7~2.1 eV) を $SixO_{x-x}$ ($0 < x < 1$), Eg_{I_1} , Eg_{P_2} (1.6~1.8 eV) を Si により、 Eg_{I_2} , Eg_{N_2} (1.0~1.5 eV) を $SixGe_{x-x}$ ($0 < x < 1$) として設けることが可能である。かかるタンデム構造とするには反応系を 6 系統設ければよい。

また NIN または PIN 接合とした MIS・FET、バイポーラトランジスタにおいては反応系を 2 系統とし、第 1 の反応室により基板上に N または P 層を、第 2 の反応室により次の I 層を、さらに第 1 の反応室に基板ホルダをもつて、第 3 番目の N または P 層を作製する三層構造を 2 系統にて作ることが可能である。

これら本発明は、反応炉を互いに連結するのではなく、それぞれ独立した反応系を共通する室に連結せしめ、この室を介して基板上に独立した半導体層を形成させることを目的としてい

る。

従来 PCVD 装置に関しては、上下に平行平板状に容量結合の電極を設け、その一方の電極例えば下側のカソード電極上に基板を配置し、下方向より加熱する方法が知られている。しかしこの方法においては、反応炉は一室であるため P 型、I 型および N 型半導体層とを積層せんとすると、その一回目の製造後の N 型半導体層の不純物が 2 回目の次の工程の P 型半導体層中に混入してしまい、再結合中心となつてダイオード特性を劣化させ、さらにその特性が全くばらついてしまつた。このため光電変換装置を作ろうとしても、その開放電圧 V_{oc} 0.2~0.6 V しか得られず、短絡電流を数 mA/cm² しか流すことができなかつた。

加えてこの平行平板型の装置においては、電界は基板表面に垂直方向であるため、P 型層の後 I 層を作らんとしても、この I 層中に P 層の不純物が混入しやすく、ダイオード特性が出な

い場合がしばしば見られた。

さらにこの反応装置は特に予備室を有していないため、1 回製造ごとに反応炉の内壁を大気（空気）にふれさせるため、酸素、水分が吸着し、その吸着酸化物が反応中バックグラウンドレベルに存在するため、電気伝導度が暗伝導度 $\times 10^3$ ~ 10^4 (a cm)⁻¹、AM1 での光伝導度も 10^3 ~ 10^4 (a cm)⁻¹ でしかなかつた。しかしこの吸着物が全く存在しない装置を使った本発明においては、暗伝導度 10^3 ~ 10^4 、AM1 での光伝導度は、 1×10^3 ~ 9×10^4 (a cm)⁻¹ と約 100 倍も高く、半導体的性質を有せしめることができた。本発明はかくの如く従来多数用いられている平行平板型の一室反応炉の PCVD 装置のあらゆる欠点を除去せんとしたものである。

さらにこの従来の方式をさらに改良したものに、本発明人の出願になる独立分離型の反応装置が知られている。この装置は 半導体装置作製方法 昭和 53 年 12 月 10 日 (53-15288) およ

びその分割出願 半導体装置作製方法 (56-065608) に詳しく述べられている。さらに、被膜作製方法 昭和 54 年 8 月 16 日 (54-104452) にもその詳細が述べられている。

これらの発明は、例えば PIN 接合を有するダイオードを作製せんとする場合、P 型半導体層用の第 1 の反応系、I 型半導体用の第 2 の反応系、さらに N 型半導体層用の第 3 の反応系をそれぞれの反応炉（ベルジヤー）をゲイトバルブにて連結したものである。かくすることにより P 層の不純物が I 層に混入することがなく、また N 層の不純物が I 層、P 層に混入するがない。いわゆる各半導体層での不純物制御を完全に精度よく行なうことができるという特徴を有する。さらにこの P 層用の反応炉の前または N 層用反応炉のあとに連結して予備室を設け、いわゆる外部よりの酸素、水蒸気の混入を防止しようとしたものである。

しかしかかる本発明人の発明になるたて型の

ベルジャー式またはその変形の反応炉を互いに連結した方式においては、基板の温度制御が十分に行えない。すなわち $300 \pm 20^\circ\text{C}$ 程度を有してしまつていた。このため形成される被膜のバラツキが大きく、好ましくなかつた。加えてひとつつの反応炉に充填できる基板の数量が例えば 10cm^2 で $1\sim10$ まいであつた。このため生産性がきわめて低く、いわゆる低価格、多量生産とはいえなかつた。

本発明はかかる本発明人の独立分離型の半導体装置製造装置をさらに改良し、温度精度も $300 \pm 1^\circ\text{C}$ 以下におさえ、加えて1回のローディング数を $60\sim600$ まいにすることを可能とした低価格、高品質の半導体装置を多量に製造せんとするものである。

以下に図面に従つてその実施例を示す。

第1図は本発明の横型、独立分離式のプラズマCVD装置すなわち半導体装置製造装置の概要を示す。

の実効法連を数十m/秒にまではやめた。

この第1の反応炉に加えてこの一方、図面では入口側に基板およびホルダ(4)を反応炉内に挿入または内より炉外に引出す移動機構付を有する第1の室(7)が設けられている。この室は大気圧にする場合は(4)より高純度空気が供給され、通気はバルブ(39)をへてロータリーポンプ(37)にて $0.001\sim0.01\text{torr}$ に真空引がされている。

またこね基板およびホルダ(4)は予備室(8)より移動され、この第1の予備室(8)は(4)より空気が導入され大気圧となり、真空引がバルブ(40), ポンプ(38)によりなされ、室1(7)と概略等圧の十分低真空となつた。そして基板およびホルダ(4)が(4)に移される。さらにこの(4)は第1の反応炉(4)に移され、所定の半導体膜を基板上に形成させた。

さらにこの被膜を形成させた後、基板およびホルダ(4)は電極(2)に到り、外部にとり出すものは予備室(8)より外部にとり出すことができる。

図面において第1の反応系(1)は円筒状の反応管(5)例えば透明石英（アルミナその他のセラミックでもよい）であり、その直径は $100\sim300\text{mm}$ とした。さらにこの反応炉(5)の外側に二対のプラズマ放電を行なわしめる電極(2),(2)を配置した。この電極は例えばステンレス鋼よりなり、この電極をおおつて抵抗加熱ヒーター(3)を設け、指示温度 $50\sim350^\circ\text{C}$ 例えば 300°C に対し士 1°C の精度にて制御されている。基板および基板ホルダは(4)で噛めしており、反応性気体は(6)よりホモジナイザ付をへて供給される。一对の電極は供給用電源(34)により高周波 ($10\text{kHz}\sim100\text{MHz}$ 代表的には 13.56MHz) が $5\sim200\text{W}$ の強さにて供給される。反応後の不要の生成物およびヘリウム、水素等のキャリアガスは、排気口(8)より反応管内の圧力調整用バルブ(4)をへてロータリーポンプ(37)にて排出される。

反応筒(5)は反応中は反応圧力は $0.05\sim0.6\text{torr}$ 代表的には 0.3torr に保持され、反応性気体

またさらにこの上に半導体層を作ろうとする場合、(4)にシャッタ(32)を開け、第2の室(30)に移動させる。この(32)および(30)のシャッタ(33)は必ずしも必要ではなく、その場合は共通の室を反応炉に連続して複数設けることになる。

またさらに基板およびホルダは第2の反応系(42)に移され、第2の半導体層（例えばE層）を第1の半導体層（例えばA層）を形成する履歴に無関係に独立して作ることができた。

この第2の反応炉も反応性気体の導入口(4)より反応性気体が入り、キャリアガス、不純物は排気口、バルブ(4)真空引ポンプ(37)をへて外部に放出される。

さらにこの第2の半導体膜が形成された後、第2の予備室(35)をへて外部にとり出されてもよいが、この図面ではさらに今一度の第3の反応系(43)をへて第3の半導体層例えばN層半導体層を形成し、さらにこの三層が形成された基板およびホルダ(34)は真空引をされた第2の予

備室(35)をへて(6)より空気の導入によつて大気圧にさせた後、ゲートバルブ(36)をあけて外部にとり出される。

以上の概要より明らかなる如く、本発明は第1の反応系には第1の室があり、この室に設けられた移動機構により基板およびホルダ(4)は反応炉(1)と第1の室(7)との間を往復する。さらに同様に第2、第3の反応炉、基板およびホルダの各々および移動機構(41)を有している。この第1、第2、第3の室は共通させて設けており、この共通の室の前後の入口側および出口側に第1、第2の予備室を空気中の酸素、水分が反応系に混入しといふように設けてある。この製造装置においては、各反応ごとに反応炉より一度真空引された室(7)に引出されるため、各反応系の反応性ガスが全くそれぞれの反応炉に混入されることはない。特に各反応炉と室との間のしきりバルブ(52), (53), (54)を出入の際開閉し基板およびホルダ(4)が(7)と移動の際は、この

しきりバルブが完全に閉の状態であるため、従来の説明にて本発明人により示された各反応系が互いに1つのゲートバルブで連結されている場合に比べてさらに不純物のオートドーピングが少なくなつた。

加えてさらに以上の説明においては、基板のホルダは各反応室を基板と共に移動させた。しかしこの移動は基板のみとし、ホルダは第1の反応炉用のホルダ(41)、第2の反応炉用ホルダ(42)、第3の反応炉用ホルダ(43)をそれぞれ別に配置せしめることができ本発明の製造装置においては可能である。かくすることにより、各反応室間の不純物の混入特にホルダ表面に付着しているP-N型またはEg可変用不純物、添加物の混入を完全に除去することができ、多量生産用として全く画期的なものである。

第2図は第1図の製造装置を補完するものである。すなわち第1、第2、第3の反応炉に対して供給される反応性ガ体は(6), (7), (8)よりそれ

ぞれ供給される。その反応性ガ体は第2図(A)(B)および(C)に対応して示されている。

第2図(A)においては水素で希釈したジボラン(43)、シラン(44)反応炉内壁のエッチング用ガス^{エッジング}例えばC_x(x=0~5%)炭化物の添加物である珪素と炭素とが化合した反応性ガ体例えばTMS(デトラメチルシラン Si(OEt)₄) (46)およびキャリアガスである水素またはヘリニーム(47)が配管されている。

これらは流量計(マスフローメータ)(50)電磁バルブ(51)をへて(6)より第1の反応炉に供給される。この場合はSi_xO_{1-x}(0.2≤x≤1)で作られる導電型はP型としている。かくすることにより1.7~2.5eVのEgを有するP型のアモルファスまたはセミアモルファス構造を含む非単結晶半導体を基板上に100~300Åの厚さに形成させた。

被膜の作製は本発明人の出願になる特許願(プラズマ気相法 856.10.14 56-103627)

に詳しく述べられているが、例えば250~330°C特に300°C 0.1~0.3torr プラズマ発生用電流13.56MHz 5~100W 被膜形成時間10秒~10分とした。

反応炉内壁は5~30回作製するとフレイク(薄片)が発生するので、かかる場合にはO₂によりプラズマエッジングして除去すればよい。

第2図(B)はI層のアモルファスまたは5~100Åの大きさの微結晶性を含有するセミアモルファスまたはマイクロポリクリスタルよりなる非単結晶半導体膜を作製する場合を示している。

すなわちシラン(45)CF₄(x=0~5%),キャリアガスであるヘリニーム(47)よりなり5~20%にヘリニームにて希釈されたシランにより光伝導度 1×10^7 ~ 9×10^7 (A/cm²)特に 5×10^7 ~ 20×10^7 (A/cm²)の値を有する珪素の非単結晶半導体を0.4~1μの厚さに作製した。

また第2図(C)は(A)とは逆にN型不純物であるフォスヒン(48)、シラン(43)、エッジング用ガス(46)

TMS (46) キヤリアガス (40) を提供し 1.00~500A の N 型半導体層を作製した。

かくして第3図に示す如き基板上に PIN 型のダイオードまたは光電変換装置を作り、その特性を調べた。

第3図(A)においてはステンレスの如き金属基板またはカプトンの如きフレキシブルフィルム (70) 上に P 型半導体層 (71), I 型半導体層 (72), N 型半導体層 (74) よりなる半導体層 (73) を作製し、この上面に ITO の如き透光性透明導電膜を 600 ~ 800A ($t_s = 10 \sim 25 \mu/m^2$) を作製した。従来の一室式の平行平板型では AM1 (100mW/cm²) にて 6 ~ 7.5% / 3mm² しか得られなかつたが、本発明人の出願になるたて型の独立分離式においては、7.5 ~ 9.5% / 3mm² が得られた。しかし本発明では、ホルダを各反応炉独立式にした場合、最高 16% / 3mm² 一般に 12 ~ 15% の高い変換効率の太陽電池を作ることができた。またホルダを各反応炉共通にした場合、9.0 ~ 12.5% の高い効率

であつた。

これは酸素、水分等の酸化物気体の外部からの混入防止、各半導体表面等への不純物混入を防止したことにある。

さらに重要なことは、1回のバッチにおいて 100cm² の基板を 50 ~ 500 まいもローディング可能であり、10cm² 1 まいに対する設備消却費は従来の 50 ~ 500 円であつたものが、0.2 ~ 2 円と約 1/100 に下げることが可能となつた点で光電変換装置の流布のためきわめて重要であつた。

第3図(B)はガラスの如き透光性基板 (76) 上に ITO (600 ~ 800A) (78) および酸化スズまたは酸化アンチモン (79) (100 ~ 300A) よりなる低シート抵抗 ($t_s = 5 \sim 20 \mu/m^2$ 高耐熱性) の透明導電膜 (77) 上に P 型半導体層 (71), I 型層 (72), N 型層 (74) およびアルミニウムまたは ITO よりなる裏面電極 (75) を設けたものである。かかる構造においても変換効率 10 ~ 13% を得ることができた。

このためこの構造をガラス基板上に集積化し

また同時に PIN 型の逆流防止ダイオードを設けることにより民生用の太陽電池を従来より 1/2 の面積でかつ価格は 200 ~ 250 円を 20 ~ 30 円にまで下げ、100cm² の面積にて 100 ~ 130 円で作ることが可能になつた。

第4図は本発明のプラズマ CVD 法で特にグローバー放電法を用いる反応炉に配置される基板、電極および基板のローディングの図を示す。

図面において第4図(A)は電極 (2), (2') を水平方向に平行に、また基板 (61) を裏面を互いに密接して表面は基板間を 20 ~ 40mm の間から設けた。またその配置はやはり水平に設けたものである。

反応炉 (1) の反応筒 (5) は直径 100 ~ 300mm² 代表的には 180mm² を有し、その長さは 200 ~ 400mm を有するため、10cm² の基板に図面の如き 8 まいではなく各段 20 まいを 10 ~ 30 列配置させることができた。このため 1 回の製造バッチで 50 ~ 600 まいを作ることができ、従来の平行平板式では全く考えられない量の半導体装置を一度

に作ることができた。

第4図(B)は電極 (2), (2') を垂直方向に、また基板 (61) の表面 (被形成面) を垂直方向に裏面を互いに密接させて設けたものである。その他は(A) と同様である。

ホルダへの基板のローディングは (A), (B) を互いに交換に行なつてもよい。

第4図(D)はアーケーク放電法を用いたプラズマ CVD 法である。

図面では第1図(A)の 1 つの反応炉を示したものである。すなわち放電電極 (2), (2') を有し、基板 (61) はホルダ (60) にローディングされ、反応管 (5) の外側には加熱用ヒーター (3) が設けられている。反応性気体は (6) より導入され、不要の反応生成物およびキャリアガスは (65) より外部に放出される。この不要の反応生成物は低温になる領域で粉末状になるため、反応炉 (5) の中 (内壁) にこれらが発生することを防ぐため、ヒーター (3) は (65) に示す如く反応管のすべてをおおうようにした。

かくすることにより粉末状の反応生成物を反応筒内に残留させることはなくなり、歩留の向上になつた。第1図また第4図(A),(B)においても同様にすると、さらに生産性の向上に役立つた。

以上の説明より明らかなる如く、本発明はプラズマ気相法に対し多量生産を可能にする横型反応方式を採用し、さらにそれらに共通室を設け連続的に製造する構造とすることによりバッチ方式と連続方式とを結合させることができた。このためこの2点を基盤とし、2つの反応系、4~8の段系等を作ることができ、初めてPCVD装置で大量生産可能な方式を開発することができた。

さらにこの半導体製造装置において、単にPINの光電変換装置のみではなく、N(0.1~1μ)-I(0.2~2μ)-P(0.5~1μ)の伝導型のIGFET(たてチャネル型の絶縁ゲート型電界効果半導体装置)を、またはそれを集積化した構造を作ることが可能である。さらにこの反応炉に横方

向に巾2~20cmの50~100cmの長い半導体基板を配置し、その上面全面にフォトセンサアレーなどの他の半導体装置を作ることも可能である。以上本発明の半導体製造装置の工学的効果はきわめて著しいものであると信じる。

4. 図面の簡単な説明

第1図は本発明の半導体装置製造装置の実施例を示す。

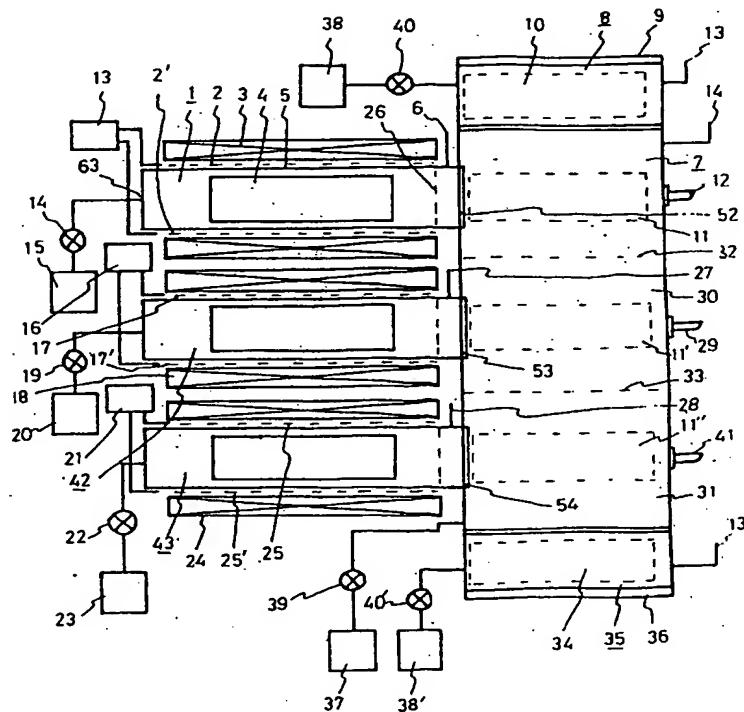
第2図は第1図を補完する反応性ガスのガス系の実施例を示す。

第3図は本発明により作られた光電変換装置のたて断面図を示す。

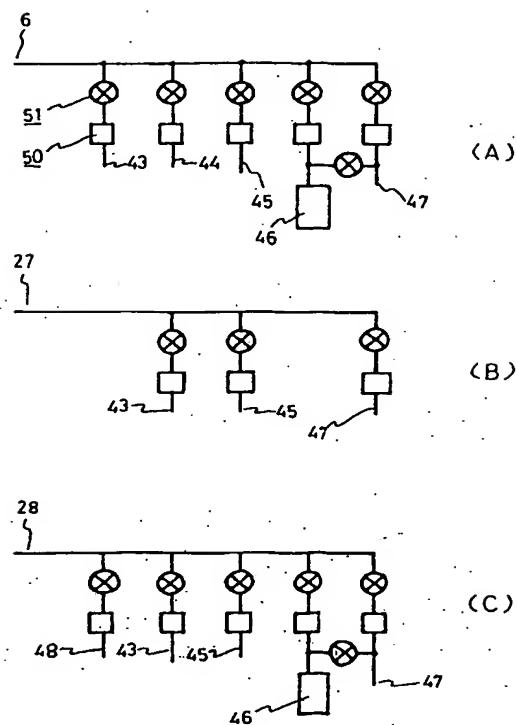
第4図は第1図の反応炉の部分を示す実施例である。

特許出願人

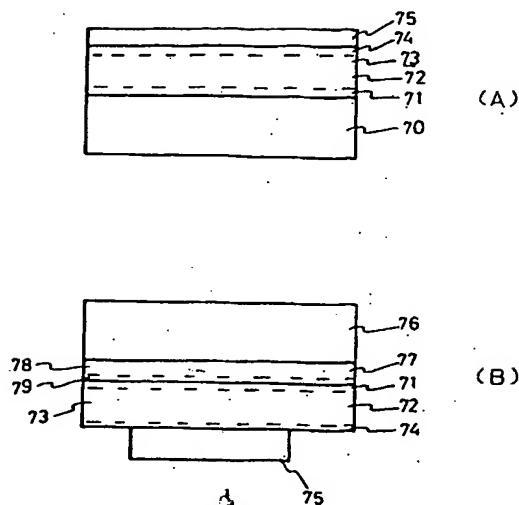
株式会社半導体エネルギー研究所
代表者 山崎輝平



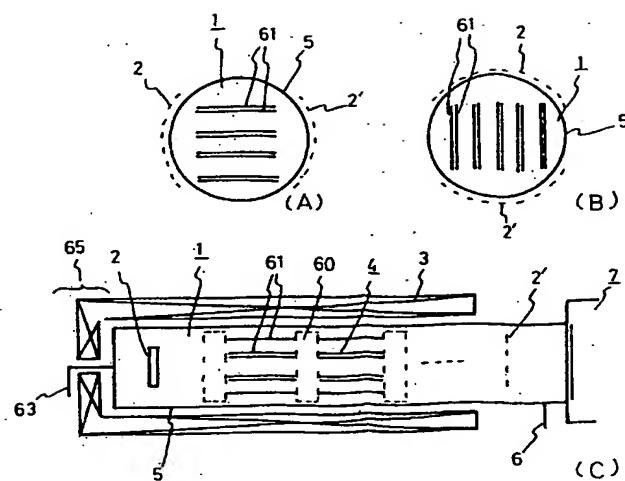
第1図



第2図



第3図



第4図

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.